

2/5/1

DIALOG(R) File 351:Derwent WPI
(c) 2001 Derwent Info Ltd. All rts. reserv.

A7

010007301 **Image available**

WPI Acc No: 1994-275012/199434

XRPX Acc No: N94-216903

Data compression method for image data in e.g. facsimile - uses run length signal to compress amount of data except relative redundancy of image data

Patent Assignee: FUJITSU LTD (FUIT)

Number of Countries: 001 Number of Patents: 001

Patent Family:

| Patent No | Kind | Date | Applicat No | Kind | Date | Week |
|------------|------|----------|-------------|------|----------|----------|
| JP 6204891 | A | 19940722 | JP 93132 | A | 19930105 | 199434 B |

Priority Applications (No Type Date): JP 93132 A 19930105

Patent Details:

| Patent No | Kind | Lan Pg | Main IPC | Filing Notes |
|------------|------|--------|-------------|--------------|
| JP 6204891 | A | 5 | H03M-007/40 | |

Abstract (Basic): JP 6204891 A

The data compression method uses a difference part data which compares two data. The L-bit image data is input along with the two data continuously. During a coincidence of '0' and a bit sequence makes a disagreement '1', a '0' is borrowed from the higher rank bit of difference part data.

The continuation number takes a value $W=[\log_2 L]+1$. The output is made to change into the run length signal. The low rank bit except the first bit of the continuation number is added in the difference part data to give the compression signal.

Dwg.1/4

Title Terms: DATA; COMPRESS; METHOD; IMAGE; DATA; FACSIMILE; RUN; LENGTH; SIGNAL; COMPRESS; AMOUNT; DATA; RELATIVE; REDUNDANT; IMAGE; DATA

Derwent Class: T01; U21; W02

International Patent Class (Main): H03M-007/40

International Patent Class (Additional): G06F-015/66; H03M-007/46;
H04N-001/41; H04N-001/417

File Segment: EPI

A7

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-204891

(43)公開日 平成6年(1994)7月22日

| | | | | |
|--------------------------|---------|---------|-----|--------|
| (51)Int.Cl. ⁵ | 識別記号 | 序内整理番号 | F I | 技術表示箇所 |
| H 03M 7/40 | | 8522-5J | | |
| G 06F 15/66 | 3 3 0 D | 8420-5L | | |
| | E | 8420-5L | | |
| H 03M 7/46 | | 8522-5J | | |
| H 04N 1/41 | B | 9070-5C | | |

審査請求 未請求 請求項の数3(全8頁) 最終頁に続く

| | | | |
|----------|----------------|---------|--|
| (21)出願番号 | 特願平5-132 | (71)出願人 | 000005223 富士通株式会社 神奈川県川崎市中原区上小田中1015番地 |
| (22)出願日 | 平成5年(1993)1月5日 | (72)発明者 | 吉田 誠 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内 |
| | | (72)発明者 | 内島 誠 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内 |
| | | (74)代理人 | 弁理士 井桁 貞一 |

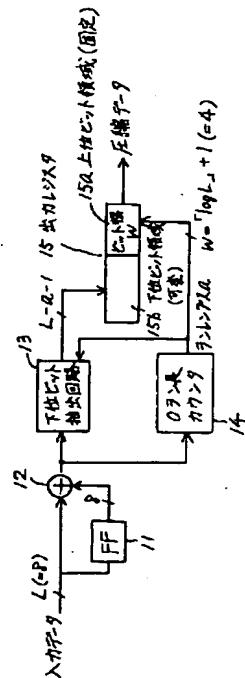
(54)【発明の名称】 データ圧縮方法

(57)【要約】

【目的】 ファクシミリデータや画像データ等のイメージデータの冗長度を除いてデータ量を圧縮するデータ圧縮方法に関し、隣接するデータの相関を利用し、情報源の統計的性質が未知の場合でも、ランレンジス符号を用いたデータ圧縮を行えるようすることを目的とする。

【構成】 順次入力するLビットの画像データの連続する二つのデータをビット単位で比較して、一致を“0”、不一致を“1”とするビット列からなる差分データを求め(11,12)、該差分データの上位ビットからの“0”連続数を求めてW=[「1og₂L」+1]ビット幅のランレンジス符号に変換し(14)、上記差分データ中の上記“0”連続数+1ビットを除く下位ビット(13)を上記ランレンジス符号の後に付加したものを圧縮データ(14)として出力するように構成する。

本発明のデータ圧縮方法に用いる符号化回路の第一実施例構成図



【特許請求の範囲】

【請求項1】順次入力するLビットの画像データの連続する二つのデータをビット単位で比較して、一致を“0”、不一致を“1”とするビット列からなる差分データを求め、

該差分データの上位ビットからの“0”連続数を求めて $W = [\lceil \log_2 L \rceil + 1]$ ビット幅（但し「」はGaussの記号）のランレンジング符号に変換し、

上記差分データ中の上記“0”連続数+1ビットを除く下位ビットを上記ランレンジング符号の後に付加したものを圧縮データとして出力するようにしたことを特徴とするデータ圧縮方法。

【請求項2】前記差分データの“0”連続数が前記ビット幅 $W + 1$ 以下となったときは、

該差分データを上位ビットと下位ビットに2分割した $L/2$ ビットの分割差分データについて、上位ビットからの“0”連続数を求めて $W' = [\lceil \log_2 L/2 \rceil + 1]$ ビット幅のランレンジング符号に変換し、

該分割差分データ中の上記0連続数+1ビットを除く下位ビットを該 W' 幅のランレンジング符号の下位に付加したものを圧縮データとして出力するようにしたことを特徴とする請求項1記載のデータ圧縮方法。

【請求項3】データ源の統計的性質が既知で“0”連続数の出現確率が予め分かっている場合に、上位ビットからの“0”連続数をハフマン符号で符号化するようにしたことを特徴とする請求項1または2の何れかに記載のデータ圧縮方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、ファクシミリデータや画像データ等のイメージデータの冗長度を除去してデータ量を圧縮するデータ圧縮方法に関する。

【0002】

【従来の技術】デジタル画像データやファクシミリデータ等のデータ量を圧縮して符号化する方式として、ランレンジング符号をハフマン符号化する方式がある。

【0003】ランレンジング符号は、同一のビット値（“1”または“0”）の連続した塊であるランに対して、該ランのビット数であるランレンジングデータを求めてこれを符号化するものである。この符号化においては、“0”ランの後は必ず“1”ランの如く、ビットの値は交互に現れるので、各データの先頭ランが“1”か“0”かがわかつていれば以後のランに関しては“0”/“1”を示す情報は不要である。例えば、00111000111……の如きデータを考えれば、ランレンジング=2、3、3、3、……となるので、これを符号化して伝送すればよい。

【0004】ランレンジングデータの符号化を行う方法にハフマン符号化がある。ハフマン符号化とは、発生確率の高いデータには少ないビット数のコードを割当て、逆

に発生確率の低いデータには多いビット数のコードを割り当てる方式である。この符号化方式では、情報源の統計的性質、即ち取り扱うデータの各ランレンジングの出現確率が予め分かっている必要がある。

【0005】

【発明が解決しようとする課題】上記、従来のランレンジング符号化方式においては、情報源の統計的性質、即ち、ランレンジングデータの出現確率が既知として、この出現確率から決まるハフマン符号を用いてデータ圧縮を実現していた。

【0006】従って、情報源の統計的性質が未知の場合には、各ランレンジングデータに対して冗長度圧縮のハフマン符号を決定することが出来ないためこの符号化方式は適用できなかった。

【0007】また、隣接するデータに相関性がある場合には、その相関を利用してデータ圧縮が可能であるが、従来の上記ランレンジング符号化では、その相関を利用していられない場合が多い。画像データは隣接するデータと相関が強いので相関を利用することにより大幅にデータ圧縮ができる。

【0008】本発明は、上記課題に鑑み創出されたもので、隣接するデータの相関を利用し、情報源の統計的性質が未知の場合でも、ランレンジング符号を用いたデータ圧縮を行えるようにすることを目的とする。

【0009】また、情報源の統計的性質が既知の場合には、ランレンジング符号化された“0”ランレンジングデータの符号化にハフマン符号を用いることによって、圧縮効率をさらに向上させることを目的とする。

【0010】

【課題を解決するための手段】上記課題を解決するために、本発明の第一発明のデータ圧縮方法は、順次入力するLビットの画像データの連続する二つのデータをビット単位で比較して、一致を“0”、不一致を“1”とするビット列からなる差分データを求め、該差分データの上位ビットからの“0”連続数を求めて $W = [\lceil \log_2 L \rceil + 1]$ ビット幅のランレンジング符号に変換し、上記差分データ中の上記“0”連続数+1ビットを除く下位ビットを上記ランレンジング符号の後に付加したものを圧縮データとして出力するようにした構成であり、第二発明のデータ圧縮方法は、上記第一発明に加えて、前記差分データの“0”連続数が前記ビット幅 $W + 1$ 以下となったときは、該差分データを上位ビットと下位ビットに2分割した $L/2$ ビットの分割差分データについて、上位ビットからの“0”連続数を求めて $W' = [\lceil \log_2 (L/2) \rceil + 1]$ ビット幅（ここで「X」はXを越えない最大整数値を示すGaussの記号である。以下同じ）のランレンジング符号に変換し、該分割差分データ中の上記0連続数+1ビットを除く下位ビットを該 W' 幅のランレンジング符号の下位に付加したものを圧縮データとして出力するようにした構成であり、第三発明のデータ

タ圧縮方法は、上記第一または第二発明において、データ源の統計的性質が既知の場合には、上位ビットの“0”連続数をハフマン符号で符号化するようにした構成である。

【0011】

【作用】画像データ等の場合には、隣接画素間の相関が強く、データの値が直前の画素に比べて差が小さく、下位ビットのみが変化している場合が多いので、隣接画素のデータとの間でビット毎に排他的論理和を求めた結果である差分データは下位ビットのみが変化して、上位ビットは変化しない場合が多い。

【0012】そこで、第一発明では、差分データの上位ビットに“0”連続が長く続くことに着目し、これを上位ビット幅全部が“0”連続の場合にもランレンジングデータを符号化表現できるビット幅、即ち $\lceil \log_2 L \rceil + 1$ ビットの固定ビット幅Wによりランレンジングコードを2進符号化してランレンジング符号を求める。そして、“0”連続の直後のビット即ちランブレークビットは必ず“1”であることからこのビットを除き、差分データの下位($L - a - 1$)ビットをランレンジング符号の下位に附加したものを圧縮データとして出力するようにした。これにより、

“0”連続ビット数a>ランレンジングコードのビット幅W-1

が成立するデータの場合には、上記方式によりデータ圧縮ができる。

【0013】さらに、第二発明では、差分データを2分割してランレンジングを求めるので、ランレンジング符号のビット幅が1ビット減少するため、

“0”連続ビット数a>W'-1=W-2

が成立するデータもデータ圧縮することができる。

【0014】また第三発明では、ランレンジングを符号化する際に、ハフマン符号を用いるので、さらに符号化の効率を上げることができる。

【0015】

【実施例】以下添付図により本発明の実施例を説明する。図1は本発明のデータ圧縮方法に用いる符号化回路の第一実施例構成図、図2は図1の第一実施例回路に入力するデータ例の図、図3は本発明のデータ圧縮方法に用いる符号化回路の第二実施例構成図、図4は本発明のデータ圧縮方法に用いる符号化回路の第三実施例構成である。

【0016】図1は、第一発明を実施するための符号化回路路を示す。この実施例では、取り扱うデータのビット幅Lは8ビットとする。図において、11は8ビット幅のフリップフロップ回路、12はEX-OR回路、13は下位ビット抽出回路、14は0ラン長カウンタ、15は出力レジスタである。

【0017】フリップフロップ回路11は、情報源から入力する8ビットのデータを1データクロック分遅らせ

て、EX-OR回路12に出力する。EX-OR回路12は、今回入力したデータと1つ前のデータとの間で、ビット毎に排他和を取り、8ビット幅の差分データを生成する。8ビットの差分データは下位ビット抽出回路13と0ラン長カウンタに入力する。0ラン長カウンタは、例えばROM等からなり、入力データの最上位ビットからの0連続数aに対応した2進数コードを出力レジスタの上位Wビットに出力する。この0連続数コードは、8ビット幅の差分データの全ビットが“0”であっても表現可能するために、W=「 $\lceil \log_2 L \rceil + 1 = 4$ ビット幅のデータ」となっている。

【0018】この2進数で表された0ラン長データは、下位ビット抽出回路13に制御データとして加えられる。下位ビット抽出回路13は、この制御データ基づいて、入力する8ビットのデータの上位a+1ビットを除いた下位の(L-a-1)ビットの可変ビット長データを出力レジスタ15の下位ビット領域15bに出力する。これにより、出力レジスタには圧縮されたデータが揃うので、出力クロックにより所定に出力する。

【0019】以上の動作を、図2の8ビット幅でデータ数が5個のデータ例について説明する。

(1) まず、最初のデータ“01101110”をそのまま出力する。(図1においてこの回路は省略してある。)

(2) 次に、2番目のデータと、フリップフロップ回路11で遅延させた最初のデータとを、EX-OR回路12でビット毎に差分(排他和)をとり、“00001001”を求める。

(3) 上記の差分データを、0ラン長カウンタ14に入力し、最上位ビットからの0ラン長4をW=4ビット幅で表したランレンジング符号データ“0100”を求めて、出力レジスタ15の4ビット幅固定の上位ビット領域と、上位ビット領域と、下位ビット抽出回路12とに出力する。

(4) 上記ランレンジング符号データが入力した下位ビット抽出回路13は、入力した8ビットの差分データから上位のラン長+1=5ビットを除いた下位3ビット“001”を(3)を出力レジスタの下位ビット領域に出力する。

(5) 以上により、出力レジスタ15には、7ビット幅に圧縮されたデータ“0100001”が入力されるのでこれを所定の出力クロックで圧縮データとして出力する。

【0020】以後、(2)～(5)をn番目のデータのn+1番目のデータに対して行い、n+1=5になるまで繰り返す。以上のステップにより、データ圧縮後の出力符号列は、“01101110”“0100001”“0100011”“01000101”“010100”となり、計35ビットとなる。このときの伝送効率Rは、

$$R = 8 \times 5 / 35 = 1.14$$

となり、データ圧縮により伝送効率が向上していることがわかる。

【0021】この方式では、“0”連続長 a を表すコードのビット幅 $W - 1$ より 0 連続長が短いデータについては、データ圧縮が行われない。即ち、上記の実施例は、各データの 0 連続長の平均が、 $W - 1 = 3$ よりも長いデータを取り扱う場合にデータ圧縮効果を発揮する。

【0022】第二実施例は、さらに 0 連続長が短い場合にも適用して有効な圧縮方式を提供する。この方式では、差分データの 0 連続長が上記基準、即ち 0 連続数 $\geq W - 1$ の条件を満足しないデータが所定回数連続したら、差分データを $1/2$ に分割したビット幅 $L/2$ の差分データについて上記を行うものである。この場合には、0 連続長を表すコード W' は 1 ビット少なくともよいので、0 連続長の平均値 $\geq W - 2$ のデータまで圧縮効果を発揮することができる。

【0023】図 2 に、この第二実施例のデータ圧縮回路を示す。図において、1 は第一符号化回路で第一実施例の回路と同じであり、入力する L ビット幅のデータをそのままデータ圧縮する符号化回路である。そして、さらに差分データを $L/2$ 幅のデータに分割して圧縮する第二符号化回路 2 を設けるとともに、2 : 1 セレクタ 32 を切替制御回路 31 の制御信号により制御して二つの符号化回路 1、2 の出力を切替えて出力させるようにしたものである。

【0024】第二符号化回路 2 は、第一符号化回路の 2 倍周波数のクロックで動作する。20 はデータ分割回路で第一符号化回路 1 の EX-OR 回路 12 が出力する 8 ビットの差分データを上位 4 ビットと下位 4 ビットに 2 分割して交互に出力する。24 は 0 ラン長カウンタで、4 ビット幅の分割差分データが入力して、上位ビットからの “0” 連続数を $W' = 3$ ビット幅のランレンジス符号として出力するものである。23 は下位ビット抽出回路で、 $L/2 = 4$ ビットの分割差分データが入力し、ランレンジス符号データで制御されて、分割差分データの上位の “0” 連続ビット + 1 ビットを除いた下位ビットを抽出して可変ビット長のデータを出力する。

【0025】3 ビット固定のランレンジス符号と、可変ビット長のデータとは、出力レジスタ 25 に出力され、出力クロックに同期してセレクタ 32 に出力される。なお、データが画像データの如く、差分データの上位ビットに 0 が連続する確率が大きい場合には、0 ラン長カウンタ 24 を上位 4 ビット側の分割差分データが入力するタイミングだけイネーブルとして 0 ラン長をの出力させて下位ビット抽出回路 23 を動作させ、下位ビット側の分割差分データが入力するタイミングでは 0 ラン長カウンタ 24 をリセット状態とし、下位ビット抽出回路 23 は入力をそのまま出力するようになっている。

【0026】制御回路 31 は、第一、第二符号化回路の

0 ラン長カウンタ 14, 24 から常時、入力差分データの 0 連続数 a が入力しており、0 ラン長が $W - 1 = 3$ 以下または 4 以上のデータの連続入力回数が所定保護段数に達するとそれぞれ、セレクタ 32 が第二の符号化回路 2 または第一の符号化回路 1 の出力を選択するように、セレクタ 32 に選択信号を出す。これにより、0 連続数を表すランレンジス符号のビット幅は、0 連続数を表すに充分な最小のビット幅、即ち、3 と 4 がデータの内容に応じて切替えられるので、第一実施例に比べてさらに圧縮効率を上げることができる。

【0027】なおこの切替通知は、切替時に、制御回路 31 からのオール “1” パターンにより、0 ラン長表示ビットに相当するビットをオール “1” とすること等により行い、その後に切替後の最初の圧縮データのランレンジス符号と可変ビット長のデータを送出する。

【0028】このように、第二実施例においては、差分データの 0 連続数 a と、0 ラン表示ビット長 W, W' との大小を常時比較して、データ圧縮の効果が上がるようには、入力データ幅そのままで、 $L/2$ とに対応して W と W' を切替えるので、第一実施例より広い範囲のデータに対してデータ圧縮を行うことができる。

【0029】図 3 の実施例は、第一実施例にさらにハフマン符号化回路 4 を設け、0 ラン長データをハフマン符号化して 0 連続データコードの代わりに、データの統計的性質が既知の場合に、出現頻度の高い 0 連続数を少ないビット数で表すハフマン符号によりさらにコード化して、下位 ($L - a - 1$) ビットの上位ビットとして付加する符号化回路を示す。この回路は、図 1 の符号化回路において、0 ランレンジス a をハフマン符号に変換するハフマン符号化回路 16 を附加してして、0 ラン表示ビット幅 W' を可変としたものである。この時の 0 ラン表示ビット幅は、 a の大きさに対応して $W' = -Pilog_2 P_i$

(P_i : その数値の出現確率) とするようにコードを決定しておくので、圧縮効果をさらに上げることができる。

【0030】

【発明の効果】以上説明した如く本発明のデータ圧縮方式によれば、デジタル通信における画像やファクシミリのような座標軸における相関が高いイメージデータに関して、隣接するデータの相関に着目することによりデータ源の統計的性質が既知の場合において、ランレンジス符号化を用いたデータ圧縮が可能となり、また、統計的性質が既知の場合においてはハフマン符号化を適用することにより圧縮効果をさらに高めることができると効果がある。

【図面の簡単な説明】

【図 1】 本発明のデータ圧縮方法に用いる符号化回路の第一実施例構成図

【図 2】 図 1 の第一実施例回路に入力するデータ例の図

【図 3】 本発明のデータ圧縮方法に用いる符号化回路

の第二実施例構成図

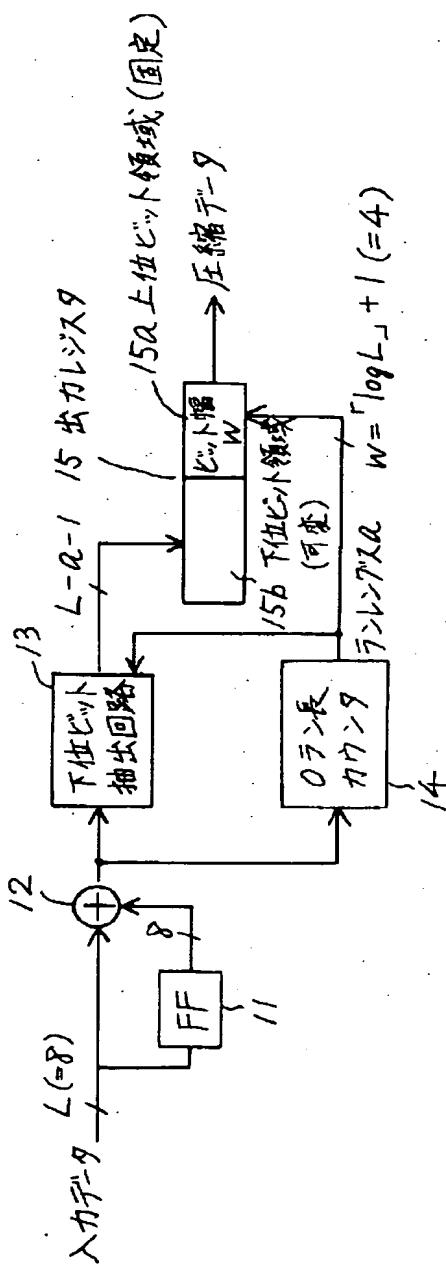
【図4】 本発明のデータ圧縮方法に用いる符号化回路

の第三実施例構成図

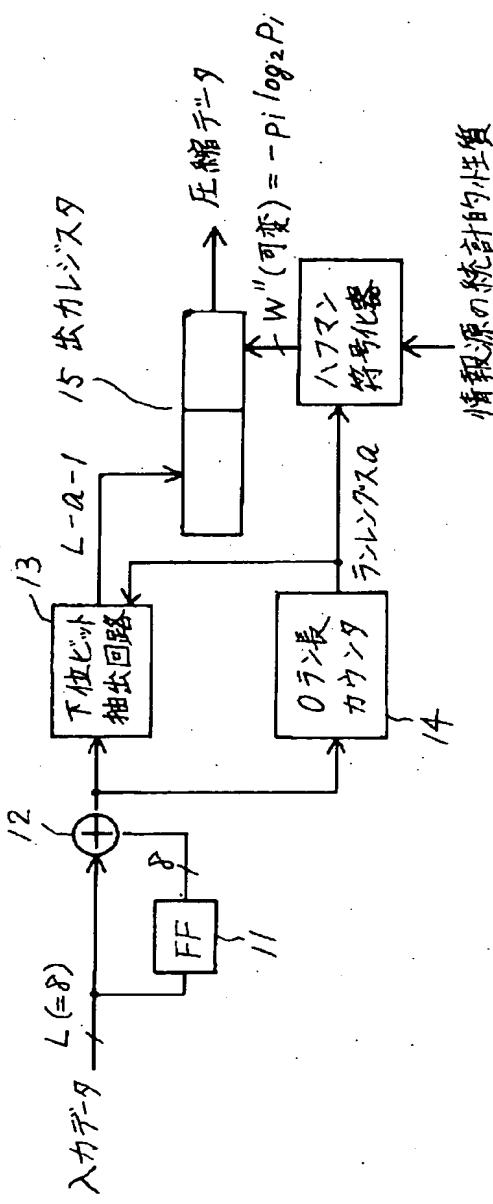
【符号の説明】

1…第一符号化回路、2…第二符号化回路、11…フリップフロップ回路、12…EX-OR回路、13,23…下位ビット抽出回路、14,24…0ラン長カウンタ、15…出力レジスタ

【図 1】



[図4]



本説明のデータ圧縮方法に用いる符号化回路の第一実施例構成図

【図2】

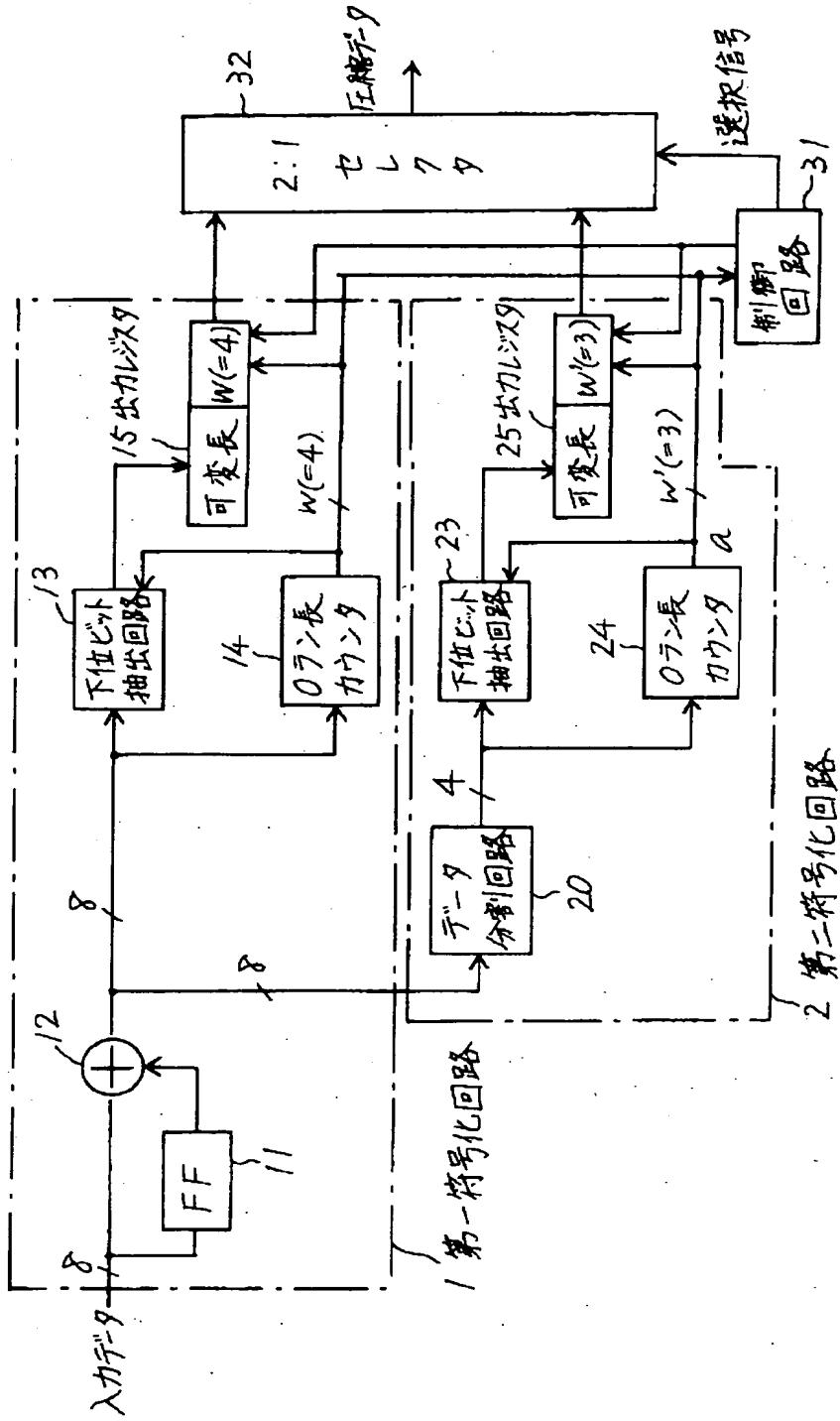
図1の実施例回路に入力するデータ例の図

$L = 8$

| | | | | | | | | |
|-------|---|---|---|---|---|---|---|---|
| $n=1$ | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 0 |
| 2 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 1 |
| 3 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 0 |
| 4 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 1 |
| 5 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 1 |

【図3】

本発明のデータ圧縮方法に用いる符号化回路の第二実施例構成図



フロントページの続き

(51) Int.Cl.⁵
H 04 N 1/417

識別記号 庁内整理番号
F I
9070-5C

技術表示箇所